

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-163717

(P2000-163717A)

(43)公開日 平成12年6月16日 (2000.6.16)

(51)Int.Cl.⁷

G 11 B 5/39

H 01 F 10/32

H 01 L 43/08

識別記号

F I

テマコト[®] (参考)

G 11 B 5/39

5 D 0 3 4

H 01 F 10/08

A 5 E 0 4 9

H 01 L 43/08

Z

審査請求 未請求 請求項の数4 OL (全10頁)

(21)出願番号 特願平10-332226

(22)出願日 平成10年11月24日 (1998.11.24)

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72)発明者 岸 均

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72)発明者 清水 豊

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(74)代理人 100072833

弁理士 柏谷 昭司 (外2名)

最終頁に続く

(54)【発明の名称】 磁気抵抗効果素子

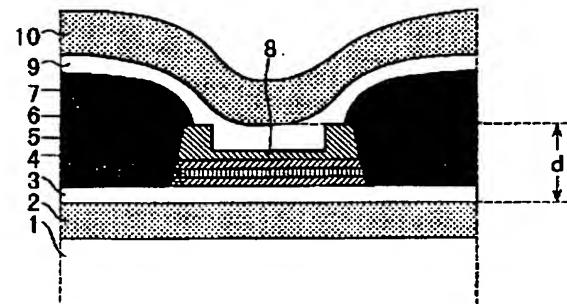
(57)【要約】

本発明の原理的構成の説明図

【課題】 磁気抵抗効果素子に関し、素子特性を劣化させることなく、リードギャップを狭ギャップ化する。

【解決手段】 少なくとも1層の反強磁性体層7を有し、任意の形状にパターニングされた磁気抵抗効果膜4～7、及び、リードギャップ層3、9を介してこの磁気抵抗効果膜4～7の上下に設けた磁気シールド層2、10からなる磁気抵抗効果素子を構成する少なくとも1層の反強磁性体層7の一部に厚さが他の部分と異なる肉薄部8を設ける。

10



1: 基板 6: ピンド層
2: 磁気シールド層 7: 反強磁性体層
3: リードギャップ層 8: 肉薄部
4: フリー層 9: リードギャップ層
5: 非磁性層 10: 磁気シールド層

1

【特許請求の範囲】

【請求項1】 少なくとも1層の反強磁性体層を有し、任意の形状にバターニングされた磁気抵抗効果膜、及び、リードギャップ層を介して前記磁気抵抗効果膜の上下に設けた磁気シールド層からなる磁気抵抗効果素子において、前記少なくとも1層の反強磁性体層の一部に厚さが他の部分と異なる肉薄部を設けたことを特徴とする磁気抵抗効果素子。

【請求項2】 上記肉薄部が、磁気抵抗効果素子の信号読み取りに関与する部分に設けられたことを特徴とする請求項1記載の磁気抵抗効果素子。

【請求項3】 上記磁気抵抗効果膜が、1層以上の磁性膜からなるフリー層、非磁性層、1層以上の磁性膜からなるピンド層、及び、反強磁性体層を順次積層させた構造となっていることを特徴とする請求項2記載の磁気抵抗効果素子。

【請求項4】 上記磁気抵抗効果膜が、反強磁性体層、1層以上の磁性膜からなるピンド層、非磁性層、1層以上の磁性膜からなるフリー層、非磁性層、1層以上の磁性膜からなるピンド層、及び、反強磁性体層を順次積層させた構造となっていることを特徴とする請求項2記載の磁気抵抗効果素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は磁気抵抗効果素子に関するものであり、特に、ハードディスクドライブ(HDD)等の磁気記録装置のリードヘッドに用いるスピンドル膜の薄層化のための構造に特徴のある磁気抵抗効果素子に関するものである。

【0002】

【従来の技術】 近年のハードディスク装置の小型化、大容量化の需要の高まりに伴い、高密度磁気記録が可能なハードディスク装置の研究開発が急速に進められており、そのため、磁気記録装置を構成するリードヘッド素子に対しても高感度化・微細化が求められており、高感度化の点において、低磁界で大きな出力が得られる巨大磁気抵抗(GMR)効果を使用した磁気センサが開発されている。

【0003】 例えば、IBMにより「スピンドル効果利用の磁気抵抗センサ(特開平4-358310号公報参照)」が提案されているが、この磁気センサは、非磁性金属層によって分離された2つの結合していない強磁性体層を備え、一方の強磁性体層にFeMnで代表される反強磁性体層を付着して強磁性体層の磁化Mが固定されているサンドイッチ構造となっており、記録媒体からの微小な磁界に対し高い磁気抵抗効果が得られるといった点において、従来のインダクティブヘッド若しくはAMR (Anisotropy Magneto-Resistance) 膜より格段に優れており、高感度リードヘッド素子として用いられている。

2

【0004】 この磁気センサにおいて、磁気記録媒体等から外部磁場が印加されると、磁化が固定されていない他方の強磁性体層、即ち、フリー(free)層の磁化方向が外部磁場に一致して自由に回転するため、磁化が固定された強磁性体層、即ち、ピンド(pinned)層の磁化方向と角度差を生ずることになる。

【0005】 この角度差に依存して伝導電子のスピンに依存した散乱が変化し、電気抵抗値が変化するので、この電気抵抗値の変化を定電流のセンス電流を流すことによって電圧値の変化として検出することによって、外部磁場の状況、即ち、磁気記録媒体からの信号磁場を取得するものであり、このスピンドル磁気抵抗センサの磁気抵抗変化率は約5%程度となる。

【0006】 この様なスピンドル磁気抵抗センサの効率を高めるための、同じくIBMにより「二重スピンドル磁気抵抗センサ(特開平6-223336号公報参照)」が提案されており、このデュアル(二重)スピンドル磁気抵抗センサは、フリー層を中心に対称的にスピンドル構造を積層したものであり、この構成によって約2倍の磁気抵抗変化を得ている。

【0007】 特に、この様なデュアルスピンドル磁気抵抗センサの反強磁性体層として規則合金型であるPd-Pt-Mn合金を用いた場合(必要ならば、特願平8-257068号参照)には、従来の不規則合金型であるFeMnとは異なり、上下のどのピンド層に対してもバイス磁界となる固定磁界を与えることができるため、信頼性の高いデュアル構造スピンドル磁気抵抗センサを容易に形成することができる。即ち、従来、反強磁性体層として用いて来たFeMnの場合には、fcc(面心立方晶)構造の膜の上に堆積した場合にしか反強磁性体とならないので、デュアルスピンドル磁気抵抗センサの上部ピンド層として用いることができないという問題があった。

【0008】 ここで、図7を参照して、従来のスピンドル素子及びデュアルスピンドル素子を簡単に説明する。

図7(a) 参照

図7(a)は、従来のスピンドル素子の概略的要部断面図であり、まず、スライダーの母体となるAl₂O₃-TiC基板41上に、Al₂O₃膜42を介してNiFe合金等からなる下部シールド層43を設け、次いで、Al₂O₃等の下部リードギャップ層44を設けたのち、NiFe及びCoFeの積層構造等の強磁性層からなるフリー層45、非磁性層であるCu中間層46、CoFe等からなるピンド層47、及び、PdPtMn等からなる反強磁性体層48を積層させて磁気抵抗効果素子となるスピンドル膜を形成する。

【0009】 次いで、磁気抵抗効果素子を所定の形状にバターニングしたのち、磁気抵抗効果素子の両端にW或いはAu等からなる導電膜を堆積させてリード電極49

50

とし、次いで、再び、 Al_2O_3 等からなる上部リードギャップ層 50 を介して NiFe 合金等からなる上部シールド層 51 を設けることにより、スピンドル素子の基本構造が完成する。なお、この場合、第 1 の磁界を印加した状態で、フリー層 45 乃至反強磁性体層 48 を順次堆積させたのち、真空中で第 1 の磁界と直交する第 2 の磁界を印加した状態で熱処理を行って反強磁性体層 48 の磁化方向を決定することによって、磁気抵抗効果素子の基本構造を形成する。

【0010】このスピンドル素子におけるリードギャップは、下部リードギャップ層 43、フリー層 45 乃至反強磁性体層 48、及び、上部リードギャップ層 49 の層厚を総計した間隔となる。

【0011】図 7 (b) 参照

図 7 (b) は、従来のデュアルスピンドル素子の概略的要部断面図であり、まず、スライダーの母体となる $\text{Al}_2\text{O}_3 - \text{TiC}$ 基板 41 上に、 Al_2O_3 膜 42 を介して NiFe 合金等からなる下部シールド層 43 を設け、次いで、 Al_2O_3 等からなる下部リードギャップ層 44 を設けたのち、 PdPtMn 等の反強磁性体層 52、 CoFe 等からなるビンド層 53、 Cu 中間層 54、 NiFe 及び CoFe の積層構造等のフリー層 45、 Cu 中間層 46、 CoFe 等からなるビンド層 47、及び、 PdPtMn 等からなる反強磁性体層 48 を積層させて磁気抵抗効果素子となるデュアルスピンドル膜を形成する。

【0012】次いで、磁気抵抗効果素子を所定の形状にバーニングしたのち、磁気抵抗効果素子の両端に W 或いは Au 等からなる導電膜を堆積させてリード電極 49 とし、次いで、再び、 Al_2O_3 等からなる上部リードギャップ層 50 を介して NiFe 合金等からなる上部シールド層 51 を設けることにより、デュアルスピンドル素子の基本構造が完成する。なお、この場合も、第 1 の磁界を印加した状態で、反強磁性体層 52 乃至反強磁性体層 48 を順次堆積させたのち、真空中で第 1 の磁界と直交する第 2 の磁界を印加した状態で熱処理を行って反強磁性体層 48、52 の磁化方向を決定することによって、磁気抵抗効果素子の基本構造を形成する。

【0013】このデュアルスピンドル素子におけるリードギャップは、下部リードギャップ層 43、反強磁性体層 52 乃至反強磁性体層 48、及び、上部リードギャップ層 49 の層厚を総計した間隔となる。

【0014】この様なスピンドル素子においては、ビンド層 47、53 の磁化方向は、夫々反強磁性体層 48、52 の磁化方向に固定され、一方、フリー層 45 の磁化方向はビンド層 47、53 の磁化方向とほぼ直交した方向となり、1 対のリード電極 49 間にセンス電流を流すことによって外部印加磁場、即ち、磁気記録媒体から漏れ出た磁場を測定するものである。

【0015】近年のコンピュータ用磁気記録ディスクの

記録容量は年間 1.6 倍ものスピードで高密度化が進んでおり、この様な高密度化によって微細化した記録ビットから十分な信号再生出力を得るためには、リードトラック幅となる磁気抵抗効果素子幅の微細加工技術の然ることながら、読み取り信号のビット長を決定するリードギャップの狭ギャップ化も非常に重要になってきているので、この事情を図 8 を参照して説明する。

【0016】図 8 参照

図 8 は、磁気記録媒体 56 に対する上下の磁気シールド層の間隔 d 、即ち、リードギャップと記録密度との関係の説明図であり、下部シールド層 43 と上部シールド層 49 とに挟持された磁気抵抗効果素子 55 は、対向する磁気記録媒体 56 に記録されたビット長 L_b の記録ビット 57 を順次読み取ることになるが、リードギャップ d が記録ビット 57 のビット長 L_b に対して広くなりすぎると、読み取り対象の記録ビット 57 以外の隣接する記録ビット 57 の磁界の影響を受け、位置分解能が低下するので、読み取り対象の記録ビット 57 以外の隣接する記録ビット 57 の磁界が下部シールド層 43 及び上部シールド層 49 によって吸収されるように、リードギャップ d は、ビット長 L_b の 2 倍以下になるよう、即ち、 $d \leq 2L_b$ に調整されている。

【0017】

【発明が解決しようとする課題】しかし、近年のマルチメディア化の進展に伴い、磁気ディスク装置のさらなる高密度化が要請され、高密度化に伴って記録ビット 57 のビット長 L_b がさらに微細化した場合には、リードギャップ d もさらに狭くする必要が生じ、そのためには、下部リードギャップ層 43 及び上部リードギャップ層 49 を薄層化するか、或いは、磁気抵抗効果素子 55 自体を薄層化することが必要になる。

【0018】しかし、下部リードギャップ層 43 及び上部リードギャップ層 49 を薄層化した場合、リードギャップ層の絶縁耐圧が問題となり、リードギャップ層の薄膜化には限界がある。

【0019】一方、磁気抵抗効果素子 55 を薄層化する場合、相対的層厚が一番厚い反強磁性体層 48、52 の薄膜化が最も効果的ではあるが、反強磁性体層 48、52 の層厚を薄くすると、ビンド層 47、53 の磁化方向の固定力が弱くなり、素子特性の劣化、特に、磁場検出感度の低下が問題となる。

【0020】したがって、本発明は、素子特性を劣化させることなく、リードギャップを狭ギャップ化することを目的とする。

【0021】

【課題を解決するための手段】図 1 は本発明の原理的構成の説明図であり、この図 1 を参照して本発明における課題を解決するための手段を説明する。なお、図 1 は、スピンドル素子の概略的要部断面図である。

50 図 1 参照

(1) 本発明は、少なくとも1層の反強磁性体層7を有し、任意の形状にパターニングされた磁気抵抗効果膜4～7、及び、リードギャップ層3、9を介して磁気抵抗効果膜4～7の上下に設けた磁気シールド層2、10からなる磁気抵抗効果素子において、少なくとも1層の反強磁性体層7の一部に厚さが他の部分と異なる肉薄部8を設けたことを特徴とする。

【0022】この様に、少なくとも1層の反強磁性体層7の一部に厚さが他の部分と異なる肉薄部8を設けることによって、ピンド層6に対する固定磁力を低減することなく、反強磁性体層7の厚さを実効的に薄くすることができる。

【0023】(2) また、本発明は、上記(1)において、肉薄部8が、磁気抵抗効果素子の信号読み取りに関与する部分に設けたことを特徴とする。

【0024】この様に、肉薄部8を磁気抵抗効果素子の信号読み取りに関与する部分に設けることによって、ピンド層6に対する固定磁力を低減することなく、リードギャップdを狭くすることができ、それによって、高密度記録された磁気記録媒体からの読み取感度を向上することができる。

【0025】(3) また、本発明は、上記(2)において、磁気抵抗効果膜4～7が、1層以上の磁性膜からなるフリー層4、非磁性層5、1層以上の磁性膜からなるピンド層6、及び、反強磁性体層7を順次積層させた構造となっていることを特徴とする。

【0026】上記の(2)の構成は、磁気抵抗効果膜4～7が、1層以上の磁性膜からなるフリー層4、非磁性層5、1層以上の磁性膜からなるピンド層6、及び、反強磁性体層7を順次積層させた構造からなるシングルスピンバルブ素子に適用することによって、シングルスピンバルブ素子の読み取感度を向上することができる。なお、反強磁性体層7は、基板1側に設けても良いし、或いは、磁気抵抗効果膜4～7の最上部としても良いものである。

【0027】(4) また、本発明は、上記(2)において、磁気抵抗効果膜が、反強磁性体層、1層以上の磁性膜からなるピンド層、非磁性層、1層以上の磁性膜からなるフリー層4、非磁性層5、1層以上の磁性膜からなるピンド層6、及び、反強磁性体層7を順次積層させた構造となっていることを特徴とする。

【0028】上記の(2)の構成は、磁気抵抗効果膜が、反強磁性体層、1層以上の磁性膜からなるピンド層、非磁性層、1層以上の磁性膜からなるフリー層4、非磁性層5、1層以上の磁性膜からなるピンド層6、及び、反強磁性体層7を順次積層させた構造からなるデュアルスピンバルブ素子に適用することによって、デュアルスピンバルブ素子の読み取感度を向上することができる。なお、肉薄部8は、基板1側の反強磁性体層、或いは、磁気抵抗効果膜の最上部の反強磁性体層7の少なく

とも一方に設ければ良いものであり、両方に設けた場合に、狭リードギャップ化の効果が最大となる。

【0029】

【発明の実施の形態】ここで、図2及び図3を参照して、本発明の第1の実施の形態のスピンバルブ素子の製造工程を説明する。

図2 (a) 参照

まず、 Al_2O_3 - TiC基板11上にスパッタリング法を厚さ2μmの Al_2O_3 膜12を堆積させたのち、

10 選択電解メッキ法を用いて、1000eの磁界を印加しながら、厚さが、例えば、3μmのNiFe膜を形成して下部シールド層13とし、次いで、スパッタリング法を用いて、厚さが、例えば、500Å(=50nm)の Al_2O_3 膜を堆積させて下部リードギャップ層14とする。

【0030】次いで、スピンバルブ膜として、300eの磁界を印加しながらスパッタリング法を用いて、下地層となる厚さが、例えば、50ÅのTa膜15を形成したのち、厚さが、例えば、40ÅのNiFeフリー層16、厚さが、例えば、25ÅCoFeフリー層17、厚さが、例えば、25ÅのCu中間層18、厚さが、例えば、25ÅのCoFeピンド層19、及び、厚さが100～300Å、例えば、250ÅのPdPtMn反強磁性体層20を順次積層させる。なお、この場合のNiFeの組成は、例えば、 $\text{Ni}_{81}\text{Fe}_{19}$ であり、CoFeの組成は、例えば、 $\text{Co}_{90}\text{Fe}_{10}$ であり、また、PdPtMnの組成は、例えば、 $\text{Pd}_{31}\text{Pt}_{17}\text{Mn}_{52}$ である。

【0031】次いで、CoFeピンド層19の磁化方向を固定するために、成膜時に印加した磁界と直交する方向の100kA/mの直流磁場を印加しながら、真空中で230℃で1～3時間の熱処理を行うことによってPdPtMn反強磁性体層20の磁化方向を印加した直流磁場の方向とする。なお、この場合、230℃の熱処理工程において、Cu中間層18を構成するCuとNiFeフリー層16との間の相互拡散が生じないように、両者の間にバリア層となるCoFeフリー層17を設けてフリー層を2層構造としている。

【0032】図2 (b) 参照

次いで、レジストパターン21をマスクとしてArイオンを用いたイオンミリングを施すことによって、PdPtMn反強磁性体層20の読み取領域となる部分のみを20～100Å、例えば、50Å残すようにエッチングして、厚さが、例えば、50Åの薄層化部22を形成する。

【0033】図3 (c) 参照

次いで、レジストパターン21を除去したのち、新たにフォトレジストを塗布し、パターニングすることによって形成したレジストパターン23をマスクとしてArイオンを用いたイオンミリングを施すことによって、PdPtMn反強磁性体層20乃至Ta膜15を選択エッチ

ングすることによって素子形状に整形する。

【0034】図3 (d) 参照

次いで、レジストパターン23を除去したのち、レジストパターン(図示せず)を用いたリフトオフ法によって厚さが、例えば、1200ÅのW膜を堆積することによって、1対のリード電極24を形成し、次いで、再び、スパッタリング法によって、厚さが、例えば、500ÅのAl₂O₃膜を堆積させて、上部リードギャップ層2

$$\begin{aligned} d &= 500 + 50 + 40 + 25 + 25 + 25 + 50 + 500 \\ &= 1215 \text{ (Å)} \end{aligned}$$

となり、薄層化部22を設けない場合の1415Åに比べて約15%程度の狭ギャップ化が可能になる。

【0036】この様に、PdPtMn反強磁性体層20の読み取り領域に薄層化部22を設けた場合、CoFeピンド層19の薄層化部22に対応する領域の直接的な磁化方向固定力は弱まるものの、読み取りには関与しない十分な厚さを有するPdPtMn反強磁性体層20の両端によりバイアスされたCoFeピンド層19の両端に作用する磁化方向固定力によりCoFeピンド層19の中央部の磁化方向固定力も補われるので、特性が劣化することがない。

【0037】次に、図4及び図5を参照して、本発明の第2の実施の形態のデュアルスピンドル素子の製造工程を説明する。

図4 (a) 参照

まず、Al₂O₃-TiC基板11上にスパッタリング法を厚さ2μmのAl₂O₃膜12を堆積させたのち、選択電解メッキ法を用いて、100Oeの磁界を印加しながら、厚さが、例えば、3μmのNiFe膜を形成して下部シールド層13としたのち、再び、レジストパターン27をマスクとした選択電解メッキ法を用いて、100Oeの磁界を印加しながら、厚さが、例えば、200Åで、幅が0.5μmのNiFe盛り上げ部28を形成する。

【0038】図4 (b) 参照

次いで、レジストパターン27を除去したのち、スパッタリング法を用いて、厚さが、例えば、500ÅのAl₂O₃膜を堆積させて下部リードギャップ層14とし、次いで、レジストパターン29を設けたのち、30Oeの磁界を印加しながらスパッタリング法を用いて、厚さが、例えば、200ÅのPdPtMn膜を堆積させて、NiFe盛り上げ部28による段差を埋め込むPdPtMn肉厚部30を形成する。

【0039】図4 (c) 参照

次いで、レジストパターン29を除去することによって、レジストパターン29上に堆積したPdPtMn膜(図示せず)も同時に除去したのち、再び、30Oeの磁界を印加しながらスパッタリング法を用いて、厚さが、例えば、50ÅのPdPtMn薄膜部31、厚さが、例えば、25ÅのCoFeピンド層32、厚さが、

5とし、次いで、選択電解メッキ法によって、厚さが、例えば、3.8μmのNiFe膜を成膜して上部シールド層26とすることによってシングルスピンドル素子の基本構成が完成する。

【0035】この場合のリードギャップdは、薄層化部22を設けた位置における下部シールド層13と上部シールド層26との間の間隔となり、したがって、

$$d = 500 + 50 + 40 + 25 + 25 + 25 + 50 + 500$$

例えば、25ÅのCu中間層33、厚さが、例えば、25ÅのCoFe膜/20ÅのNiFe膜/25ÅのCoFeからなる3層構造のフリー層34、厚さが、例えば、25ÅのCu中間層18、厚さが、例えば、25ÅのCoFeピンド層19、及び、厚さが100~300Å、例えば、250ÅのPdPtMn反強磁性体層20を順次積層させる。なお、この場合も、NiFeの組成は、例えば、Ni₈₁Fe₁₉であり、CoFeの組成は、例えば、Co₉₀Fe₁₀であり、また、PdPtMnの組成は、例えば、Pd₃₁Pt₁₇Mn₅₂である。

【0040】次いで、CoFeピンド層19、32の磁化方向を固定するために、成膜時に印加した磁界と直交する方向の100kA/mの直流磁場を印加しながら、真空中で230℃で1~3時間の熱処理を行うことによってPdPtMn反強磁性体層20、PdPtMn肉厚部30、及び、PdPtMn薄膜部31の磁化方向を印加した直流磁場の方向とする。なお、この場合も、230℃の熱処理工程において、Cu中間層18、33を構成するCuとフリー層34を構成するNiFeとの間の相互拡散が生じないように、Cu中間層18、33とNiFe膜との間にバリア層となるCoFe膜を設けてフリー層34を3層構造としている。

【0041】図5 (d) 参照

次いで、上記の第1の実施の形態における図2(b)以降の工程と同様に、レジストパターン(図示せず)をマスクとしてArイオンを用いたイオンミリングを施すことによって、PdPtMn反強磁性体層20の読み取り領域となる部分のみを20~100Å、例えば、50Å残すようにエッティングして、厚さが、例えば、50Åの薄層化部22を形成する。

【0042】次いで、レジストパターンを除去したのち、新たにフォトレジストを塗布し、パターニングすることによって形成したレジストパターン(図示せず)をマスクとしてArイオンを用いたイオンミリングを施すことによって、PdPtMn反強磁性体層20乃至PdPtMn肉厚部30を選択エッティングすることによって素子形状に整形する。

【0043】次いで、レジストパターンを除去したのち、再び、レジストパターン(図示せず)を用いたリフトオフ法によって厚さが、例えば、1200ÅのW膜を

堆積することによって、1対のリード電極24を形成し、次いで、再び、スパッタリング法によって、厚さが、例えば、500ÅのAl₂O₃膜を堆積させて、上部リードギャップ層25とし、次いで、選択電解メッキ法によって、厚さが、例えば、3.8μmのNiFe膜を成膜して上部シールド層26とすることによってデュアルスピンドル素子の基本構成が完成する。

【0044】この場合のリードギャップdは、薄層化部22及びNiFe盛り上げ部28を設けた位置における下部シールド層13と上部シールド層26との間の間隔となり、したがって、 $d = 500 + 50 + 25 + 25 + 25 + 20 + 25 + 25 + 50 + 500 = 1270$ (Å) となり、薄層化部22及びNiFe盛り上げ部28を設けない場合の1670Åに比べて約24%程度の狭ギャップ化が可能になる。

【0045】この場合も、PdPtMn反強磁性体層20の読み領域に薄層化部22を設けた場合、CoFeピンド層19の薄層化部22に対応する領域の直接的な磁化方向固定力は弱まるものの、読み取りには関与しない十分な厚さを有するPdPtMn反強磁性体層20の両端によりバイアスされたCoFeピンド層19の両端に作用する磁化方向固定力によりCoFeピンド層19の中央部の磁化方向固定力も補われ、また、CoFeピンド層32に対しても、読み取りには関与しない十分な厚さを有するPdPtMn肉厚部30によりバイアスされたCoFeピンド層32の両端に作用する磁化方向固定力によりCoFeピンド層32の中央部の磁化方向固定力も補われるので、特性が劣化することがない。

【0046】次に、図6を参照して、本発明の第1及び第2の実施の形態の変形例の説明する。

図6 (a) 参照

図6 (a) は、本発明の第1の実施の形態の変形例であり、図に示すように、反強磁性体層を基板側に設けたスピンドルに対して肉薄部を設けたものであり、この様な構造を形成するためには、上記の第2の実施の形態における図3 (a) ~図3 (b) におけるNiFe盛り上げ部28及びPdPtMn肉厚部30の形成工程をそのまま用いれば良いものであり、得られる狭リードギャップ化の効果は上記の第1の実施の形態と同様である。

【0047】この第1の実施の形態の変形例の場合には、第1の実施の形態よりも製造工程が複雑化するが、表面を平坦化することができるので、上部シールド層26上に、上部シールド層26を下部磁極層とするインダクティブヘッドを設けて複合型磁気ヘッドを構成する場合に、インダクティブヘッドのバターニングを精度良く行うことができる。

【0048】図6 (b) 参照

図6 (b) は、本発明の第2の実施の形態の変形例であり、図に示すように、NiFe盛り上げ部28を設けることなく、下部リードギャップ層14上に厚さが、例え

ば250ÅのPdPtMn反強磁性体層35を堆積させたのち、CoFeピンド層32の堆積工程以降の工程は、上記の第2の実施の形態と全く同様にすれば良いものである。

【0049】この、第2の実施の形態の変形例の場合は、第2の実施の形態よりも製造工程が簡素化するが、狭リードギャップ化の効果は、第2の実施の形態の半分となる。

【0050】なお、図示は省略するが、デュアルスピンドル素子を構成するPdPtMn反強磁性体層の一方にのみ肉薄部を設ける場合には、図6 (b) の場合とは反対に、基板側に設けたPdPtMn反強磁性体層に設けても良いものであり、その場合には、上述の図4

(c) の工程まで同様に形成したのち、薄層化部22を設けることなく、リード電極24、上部リードギャップ層25、及び、上部シールド層26を設ければ良いものである。

【0051】以上、本発明の各実施の形態を説明してきたが、本発明は各実施の形態に記載した構成に限られるものではなく、各種の変更が可能である。例えば、上記の各実施の形態の説明においては、反強磁性体層としてMn系規則合金型反強磁性材料であるPdPtMnを用いているが、必ずしも、Mn系規則合金型反強磁性材料である必要はなく、例えば、Mn系不規則合金型反強磁性材料であるIrMnを用いても良いものであり、その場合には、堆積したIrMnが反強磁性特性を有するように、下地層の結晶構造を考慮する必要がある。

【0052】また、上記の各実施の形態においては、NiFe、CoFe、及び、PdPtMnとして、夫々、Ni₈₁Fe₁₉、Co₉₀Fe₁₀、及び、Pd₃₁Pt₁₇Mn₅₂を用いているが、この様な組成比に限られるものではなく、必要とする磁気特性及び加工特性等に応じて適宜組成比を選択すれば良いものである。

【0053】また、上記の本発明の各実施の形態の説明においては、基板としてAl₂O₃-TiC基板を用いているが、表面にSiO₂膜を形成したSi基板或いはガラス基板等の基板を用いても良いものであり、また、強磁性体及び反強磁性体としても、実施の形態に記載した以外の通常に用いられている強磁性体及び反強磁性体を用いても良いものである。

【0054】また、上記の第2の実施の形態の説明においては、NiFe盛り上げ部28を形成する際に、選択電解メッキ法を用いているが、選択電解メッキ法に限られるものではなく、例えば、厚めに堆積させた下部シールド層をレジストパターンをマスクとしてArイオンを用いたイオンミリングにより周囲をエッチングすることによって凸状構造体を形成しても良いものである。

【0055】また、上記の第2の実施の形態の説明においては、PdPtMn肉厚部30をリフトオフ法により形成しているが、リフトオフ法に限られるものではな

く、PdPtMn膜を表面が略平坦になるように厚く形成し、エッチバック或いはCMP (Chemical Mechanical Polishing) 加工を行うことによって形成しても良く、さらには、エッチバック或いはCMP工程を途中でやめて、厚さが50Å程度のPdPtMn薄膜部が残るようにも良いものである。

【0056】

【発明の効果】本発明によれば、スピナルブ膜を構成する反強磁性体層の読み取り領域に対応する部分の層厚を他の部分に比べて薄くしているので、磁気特性を劣化することなく実効的なリードギャップを狭くすることができ、それによって、磁気抵抗効果素子を用いたMRヘッドの位置分解能を向上することができ、ひいては、高記録密度のHDD装置の普及に寄与するところが大きい。

【図面の簡単な説明】

【図1】本発明の原理的構成の説明図である。

【図2】本発明の第1の実施の形態のスピナルブ素子の途中までの製造工程の説明図である。

【図3】本発明の第1の実施の形態のスピナルブ素子の図2以降の製造工程の説明図である。

【図4】本発明の第2の実施の形態のデュアルスピナルブ素子の途中までの製造工程の説明図である。

【図5】本発明の第2の実施の形態のデュアルスピナルブ素子の図4以降の製造工程の説明図である。

【図6】本発明の第1及び第2の実施の形態の変形例の説明図である。

【図7】従来のスピナルブ素子の説明図である。

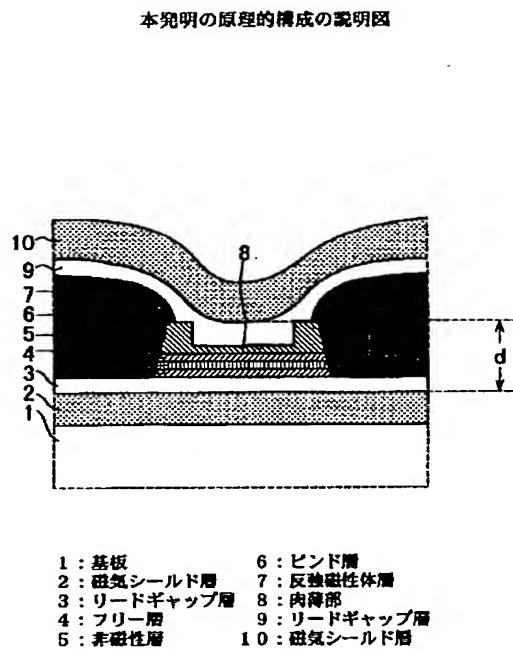
【図8】リードギャップと記録密度の関係の説明図である。

【符号の説明】

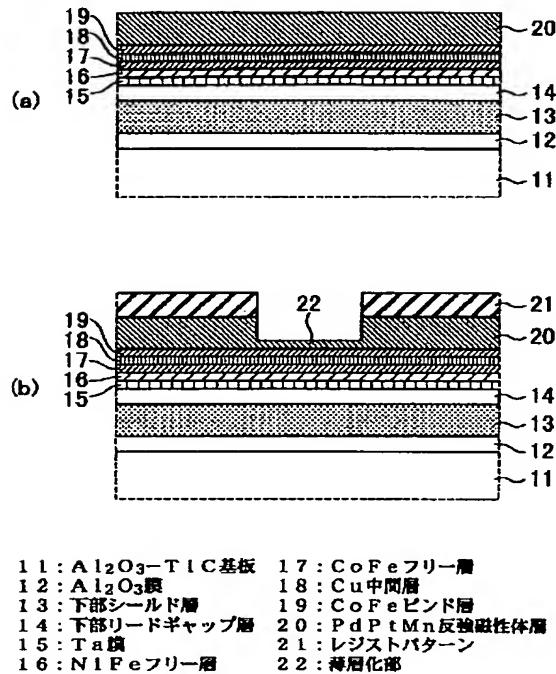
- 1 基板
- 2 磁気シールド層
- 3 リードギャップ層
- 4 フリー層
- 5 非磁性層
- 6 ピンド層
- 7 反強磁性体層
- 8 肉薄部
- 9 リードギャップ層
- 10 磁気シールド層
- 11 Al₂O₃ - TiC基板

- 12 Al₂O₃膜
- 13 下部シールド層
- 14 下部リードギャップ層
- 15 Ta膜
- 16 NiFeフリー層
- 17 CoFeフリー層
- 18 Cu中間層
- 19 CoFeピンド層
- 20 PdPtMn反強磁性体層
- 21 レジストパターン
- 22 薄層化部
- 23 レジストパターン
- 24 リード電極
- 25 上部リードギャップ層
- 26 上部シールド層
- 27 レジストパターン
- 28 NiFe盛り上げ部
- 29 レジストパターン
- 30 PdPtMn肉厚部
- 31 PdPtMn薄膜部
- 32 CoFeピンド層
- 33 Cu中間層
- 34 フリー層
- 35 PdPtMn反強磁性体層
- 41 Al₂O₃ - TiC基板
- 42 Al₂O₃膜
- 43 下部シールド層
- 44 下部リードギャップ層
- 45 フリー層
- 30 46 Cu中間層
- 47 ピンド層
- 48 反強磁性体層
- 49 リード電極
- 50 上部リードギャップ層
- 51 上部シールド層
- 52 反強磁性体層
- 53 ピンド層
- 54 Cu中間層
- 55 磁気抵抗効果素子
- 40 56 磁気記録媒体
- 57 記録ピット

【図 1】



【図 2】

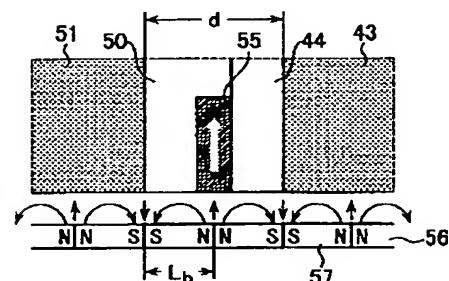
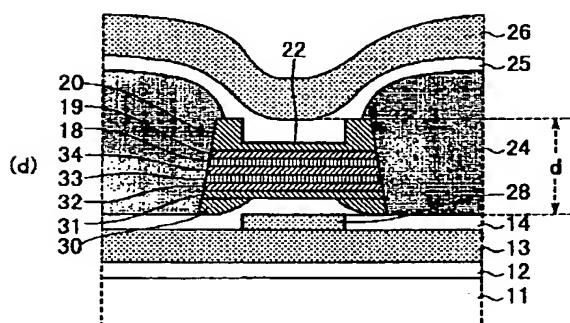
本発明の第1の実施の形態のスピンバルブ素子の途中までの
製造工程の説明図

【図 5】

本発明の第2の実施の形態のデュアルスピンバルブ素子の
図4以降の製造工程の説明図

【図 8】

リードギャップと記録密度の関係の説明図

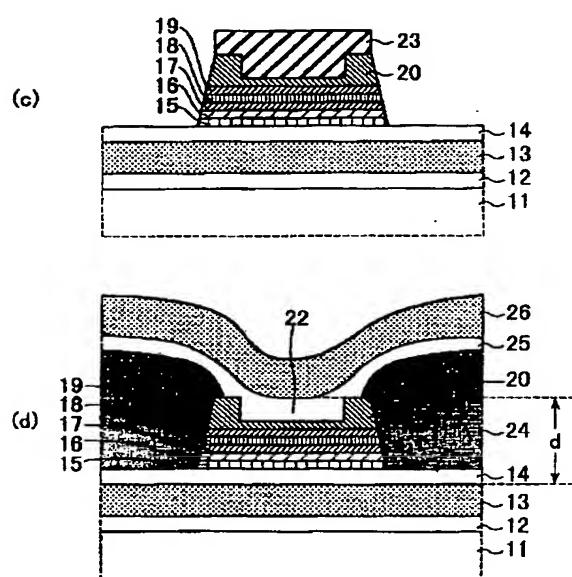


11 : Al_2O_3 -TiC基板 24 : リード電極
12 : Al_2O_3 膜 25 : 上部リードギャップ層
13 : 下部シールド層 26 : 上部リードシールド層
14 : 下部リードギャップ層 28 : NiFe盛り上げ部
18 : Cu中間層 30 : PdPtMn肉厚部
19 : CoFeピンド層 31 : PdPtMn薄膜部
20 : PdPtMn反強磁性体層 32 : CoFeピンド層
22 : 薄層化部 33 : Cu中間層
34 : フリー層 35 : 上部リードシールド層

43 : 下部シールド層 55 : 磁気抵抗効果素子
44 : 下部リードギャップ層 56 : 磁気記録媒体
50 : 上部リードギャップ層 57 : 記録ビット
51 : 上部シールド層

【図3】

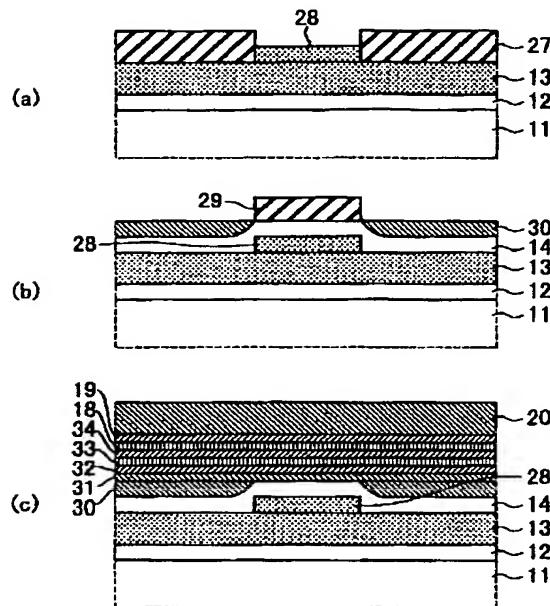
本発明の第1の実施の形態のスピナルブ素子の
図2以降の製造工程の説明図



11:Al₂O₃-TiC基板 16:NiFeフリー層 22:導電化部
12:Al₂O₃膜 17:CoFeフリー層 23:レジストパターン
13:下部シールド層 18:Cu中間層 24:リード電極
14:下部リードギャップ層 19:CoFe bind層 25:上部リードギャップ層
15:Ta膜 20:PdPtMn反換磁性体層 26:上部シールド層

【図4】

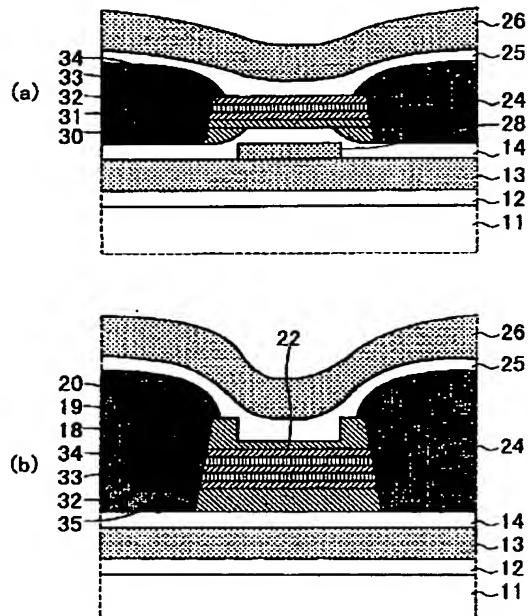
本発明の第2の実施の形態のデュアルスピナルブ素子の
途中までの製造工程の説明図



11:Al₂O₃-TiC基板 19:CoFe bind層 30:PdPtMn肉厚部
12:Al₂O₃膜 20:PdPtMn反換磁性体層 31:PdPtMn薄膜部
13:下部シールド層 27:レジストパターン 32:CoFe bind層
14:下部リードギャップ層 28:NiFe感応上部 33:Cu中間層
15:Ta膜 29:レジストパターン 34:フリー層

【図 6】

本発明の第1及び第2の実施の形態の変形例の説明図

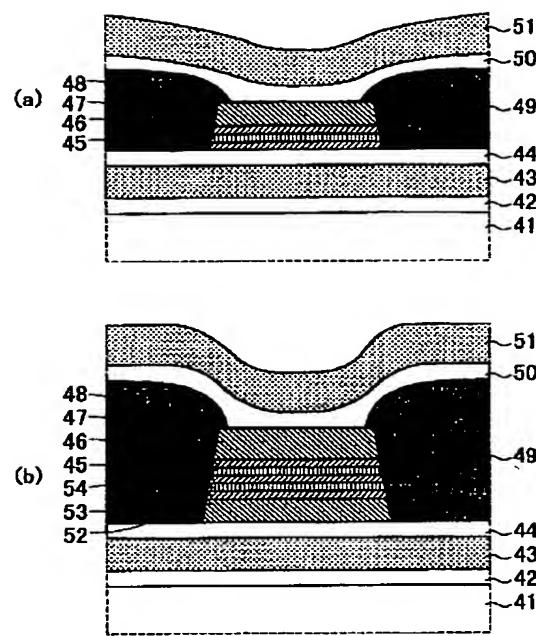


1 1: Al_2O_3 -TIC 基板 2 2: 薄層化部
 1 2: Al_2O_3 膜 2 4: リード電極
 1 3: 下部シールド層 2 5: 上部リードギャップ層
 1 4: 下部リードギャップ層 2 6: 上部シールド層
 1 8: Cu 中間層 2 8: NiFe盛り上げ部
 1 9: CoFe ピンド層 3 0: PdPtMn
 2 0: PdPtMn 盛り上げ部
 反強磁性体層
 3 1: PdPtMn 薄膜部

3 2: CoFe ピンド層
 3 3: Cu 中間層
 3 4: フリー層
 3 5: PdPtMn
 反強磁性体層

【図 7】

従来のスピナルブ素子の説明図



4 1: Al_2O_3 -TIC 基板 4 6: Cu 中間層 5 1: 上部シールド層
 4 2: Al_2O_3 膜 4 7: ピンド層 5 2: 反強磁性体層
 4 3: 下部シールド層 4 8: 反強磁性体層 5 3: ピンド層
 4 4: 下部リードギャップ層 4 9: リード電極 5 4: Cu 中間層
 4 5: フリー層 5 0: 上部リード
 ギャップ層

フロントページの続き

(72) 発明者 長坂 恵一
 神奈川県川崎市中原区上小田中4丁目1番
 1号 富士通株式会社内

(72) 発明者 田中 厚志
 神奈川県川崎市中原区上小田中4丁目1番
 1号 富士通株式会社内
 Fターム (参考) 5D034 BA05 BA15 BB08 CA06 CA08
 5E049 AA04 AA07 AA09 AC00 AC05
 BA12 BA16 CB01 CC01 DB04
 DB12 EB01 GC01